

S5
?t s5/5

1 PN=JP 10108075

5/5/1

DIALOG(R) File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

05824975 **Image available**

SIGNAL AMPLIFICATION TYPE IMAGE-PICKUP DEVICE

PUB. NO.: 10-108075 [*JP 10108075* A]

PUBLISHED: April 24, 1998 (19980424)

INVENTOR(s): TOMIZAKI TAKAYUKI

APPLICANT(s): TOSHIBA CORP [000307] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 08-256787 [JP 96256787]

FILED: September 27, 1996 (19960927)

INTL CLASS: [6] H04N-005/335; H01L-027/146

JAPIO CLASS: 44.6 (COMMUNICATION -- Television); 42.2 (ELECTRONICS --
Solid State Components)

JAPIO KEYWORD: R096 (ELECTRONIC MATERIALS -- Glass Conductors); R097
(ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS);
R115 (X-RAY APPLICATIONS)

ABSTRACT

PROBLEM TO BE SOLVED: To prepare the correction table of the input/output characteristics of respective transistors for constituting a unit cell by turning signals outputted from an amplification transistor at the time of applying a voltage from a reset transistor to a photoelectric conversion element to be corrected data.

SOLUTION: By setting a reset voltage line 113 to a prescribed reset voltage in the state of interrupting incident light to this image-pickup device S1 and turning the reset transistor 104 to an on state, the voltage of the output terminal of the photoelectric conversion element 101 is turned to the reset voltage. Then, the amplifying transistor 102 of the unit cell C1 is turned on and the voltage corresponding to an intrinsic threshold value appears in a vertical signal line 108. At that time, a multiplexer 110 reads a voltage value, and it is fetched to an image processor 1 through an A/D converter 118 and stored in an address corresponding to the unit cell C1 of the correction table (memory 2) as a correction coefficient. The above-mentioned processings are successively repeated on the unit cells C1...Cn, so as to complete the correction table of the image pickup device S1.
?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-108075

(43) 公開日 平成10年(1998) 4月24日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 N 5/335

H 0 4 N 5/335

P

H 0 1 L 27/146

H 0 1 L 27/14

C

審査請求 未請求 請求項の数6 O L (全 10 頁)

(21) 出願番号 特願平8-256787

(22) 出願日 平成8年(1996) 9月27日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 富崎 隆之

栃木県大田原市下石上1385番の1 株式会

社東芝那須工場内

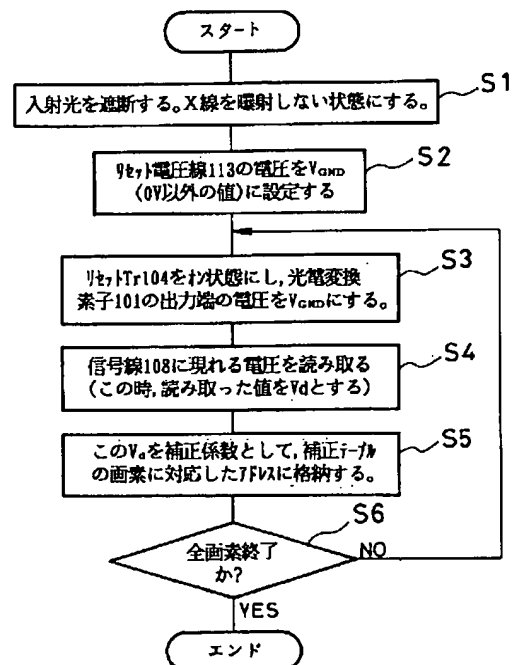
(74) 代理人 弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 信号増幅型撮像装置

(57) 【要約】

【課題】 単位セルを構成する各トランジスタの入出力特性の補正テーブルを作成する場合に、光学系を使用せずに前記補正テーブルの作成が可能な信号増幅型撮像装置を提供する。

【解決手段】 電圧印加手段(リセット電圧線113)によりリセットトランジスタ104を介して光電変換素子101の信号出力端および増幅トランジスタ102のゲートに電圧を印加すると、増幅トランジスタ102のソース側に電圧が現れる。この電圧を補正データ演算手段(画像処理装置1)に取り込み、該演算手段で各単位セル毎の補正データを演算し、補正データ格納手段(メモリ2)に格納しておき、撮像の際にこの補正データで画像を補正する。



【特許請求の範囲】

【請求項1】 光を電気信号に変換する光電変換素子と、該光電変換素子の出力を増幅する増幅トランジスタと、該増幅トランジスタに接続された垂直選択トランジスタと、前記光電変換素子に電圧を印加することにより該光電変換素子に蓄積された信号を除去するリセットトランジスタとを有する単位セルをマトリクス状に配列した信号増幅型撮像装置において、前記リセットトランジスタから前記光電変換素子に電圧を印加した状態の時に前記増幅トランジスタから出力される信号を補正データとして取り込む電圧取込手段と、前記補正データに基づいて、撮影時に前記増幅トランジスタから出力される画像信号の値を補正する補正手段とを備えたことを特徴とする信号増幅型撮像装置。

【請求項2】 前記光電変換素子に電圧を印加する手段は、印加電圧が可変であることを特徴とする請求項1記載の信号増幅型撮像装置。

【請求項3】 前記補正手段が補正した各単位セル毎の補正データを格納する補正データ格納手段を備えたことを特徴とする請求項1または請求項2記載の信号増幅型撮像装置。

【請求項4】 当該信号増幅型撮像装置の動作電源の投入毎に、前記補正データ格納手段に格納された補正データを更新するようにしたことを特徴とする請求項3記載の信号増幅型撮像装置。

【請求項5】 所定時間の経過毎に、前記補正データ格納手段に格納された補正データを更新するようにしたことを特徴とする請求項3記載の信号増幅型撮像装置。

【請求項6】 前記増幅トランジスタは、薄膜トランジスタであることを特徴とする請求項1記載の信号増幅型撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、信号増幅型撮像装置に係り、特に光電変換した信号を単位セル内で増幅する増幅型センサを用いた信号増幅型撮像装置に関する。

【0002】

【従来の技術】図8、図9は、従来の半導体、ガラス、プラスチック等からなる絶縁性基板上に形成された撮像素子を用いた信号増幅型撮像装置のシステム構成図および該信号増幅型撮像装置を構成する撮像素子の回路図である。ここに、撮像装置（検出器）の大型化を進める場合には、ピンホールが少なく、大面積に渡って均一に製造可能な薄膜トランジスタ（TFT）の使用が好ましい。

【0003】図8に示すように、撮像装置S0は、次に詳細に説明する撮像素子100と、該撮像素子100を構成する単位セル（後述する）からの信号読み出しの位置を指定する垂直シフトレジスタ105と、撮像素子100から信号を順次読み出すと共に順次送り出すマルチ

プレクサ110と、該マルチプレクサ110から出力されたアナログ信号をデジタル信号に変換するA/D変換器118と、該A/D変換器118の出力を表示および記録する表示および記録媒体120等により構成されている。

【0004】前記撮像素子100は、図9に示すように、受光した光に対応した電気信号を発生する光電変換素子101と、該光電変換素子101の出力信号を増幅する増幅トランジスタ102と、信号を読み出す単位セルを選択する垂直選択トランジスタ103と、光電変換素子101に蓄えられた信号電荷をリセットするリセットトランジスタ104とを備えた単位セルC1、C2～Cnが、2次元行列（2次元マトリクス）に配列されて構成されている。

【0005】前記垂直シフトレジスタ105から水平方向に配線された垂直選択線106は垂直選択トランジスタ103のゲートに接続され、信号を読み出すラインを決めている。同様に、垂直シフトレジスタ105から水平方向に配線されたリセット線107は、リセットトランジスタ104のゲートに接続されている。増幅トランジスタ102のソースは列方向に配置された垂直信号線108に接続され、垂直信号線108の一端には負荷トランジスタ109が接続されている。垂直信号線108の他端にはマルチプレクサ110が接続され、該マルチプレクサ110の画像信号出力端子から前記単位セルC1、C2～Cnから読み出された信号が出力される。

【0006】垂直シフトレジスタ105から垂直選択線106をハイレベルにするアドレスパルスが印加されると、この垂直選択線（ライン）106に接続された垂直選択トランジスタ103のみがオンされ、このラインの増幅トランジスタ102と負荷トランジスタ109でソースホロア回路が構成される。そして、増幅トランジスタ102のゲート電圧変化（＝光電変換素子101の出力電圧変化）が該増幅トランジスタ102で増幅されて垂直信号線108に現れる。

【0007】次いで、マルチプレクサ110で入力側の垂直信号線108を順次切り替えることにより、画像信号出力線114から垂直選択線106の1ライン分の信号（即ち、垂直信号線108の電圧）を順次読み出す。1ラインの信号の読み出しが終わると、垂直シフトレジスタ105からリセット線107をハイレベルにするリセットパルスを印加し、このライン（リセット線）のリセットトランジスタ104をオンにして、そのラインの光電変換素子101に蓄えられた信号電荷をリセットする。なお、111は負荷トランジスタのゲート線であり、112は負荷トランジスタのソース線であり、113はリセット電圧線である。

【0008】以上の動作を、順次各ライン（垂直選択線106）に対して繰り返すことにより、全画素（全単位セル）の信号（光電変換素子101の出力端電圧）を読

み出すことができる。ところで、TFTからなる各トランジスタ102, 103, 104, 109（特に、増幅トランジスタ102と負荷トランジスタ109）のしきい値電圧は個体差が大きく、単位セル間の入出力特性にバラツキがあるときには、そのままでは正確な信号（光電変換素子101の出力端電圧）を得ることができない。

【0009】従って、初期状態（信号増幅型撮像装置の工場出荷時または使用開始時）において前記バラツキを補正する補正テーブルを用意し、バラツキのある入出力特性を補正する必要がある。そのための手段としては、例えば基準光を実際に撮像装置S0に照射して、各画素の入出力特性を計測し、補正テーブルの作成に必要な補正データを得ていた。

【0010】

【発明が解決しようとする課題】しかしながら、前述の如く実際に基準光を撮像装置に照射して入出力特性の補正データを得るという方法は、基準光照射用の光学系を準備しなければならず、装置が大型化し、装置のコストアップの要因となっていた。そこで、本発明の目的は、単位セルを構成する各トランジスタの入出力特性の補正テーブルを作成する場合に、光学系を使用せずに前記補正テーブルの作成が可能な信号増幅型撮像装置を提供することである。

【0011】

【課題を解決するための手段】前記課題を解決するために請求項1記載の発明は、光を電気信号に変換する光電変換素子と、該光電変換素子の出力を増幅する増幅トランジスタと、該増幅トランジスタに接続された垂直選択トランジスタと、前記光電変換素子に電圧を印加することにより該光電変換素子に蓄積された信号を除去するリセットトランジスタとを有する単位セルをマトリクス状に配列した信号増幅型撮像装置において、前記リセットトランジスタから前記光電変換素子に電圧を印加した状態の時に前記増幅トランジスタから出力される信号を補正データとして取り込む電圧取込手段と、前記補正データに基づいて、撮影時に前記増幅トランジスタから出力される画像信号の値を補正する補正手段とを備えたことを特徴とする。請求項1記載の発明によれば、電圧取込手段はリセットトランジスタから光電変換素子に電圧を印加した状態の時に増幅トランジスタから出力される信号を補正データとして取り込む。補正手段は前記補正データに基づいて、撮影時に増幅トランジスタから出力される画像信号の値を補正する。

【0012】また、請求項2記載の発明は、前記光電変換素子に電圧を印加する手段は、印加電圧が可変であることを特徴とする。請求項2記載の発明によれば、電圧を印加する手段は光電変換素子の信号出力端および増幅トランジスタのゲートに印加する電圧を可変する。

【0013】また、請求項3記載の発明は、前記補正デ

ータ演算手段が演算した各単位セル毎の補正データを格納する補正データ格納手段を備えたことを特徴とする。請求項3記載の発明によれば、補正データ格納手段には補正データ演算手段が演算した各単位セル毎の補正データが格納される。

【0014】また、請求項4記載の発明は、当該信号増幅型撮像装置の動作電源の投入毎に、前記補正データ格納手段に格納された補正データを更新するようにしたことを特徴とする。請求項4記載の発明によれば、補正データ格納手段に格納された補正データは当該信号増幅型撮像装置の動作電源の投入毎に更新されるので、使用時には常に補正済みの信号（画像データ）を得ることができる。

【0015】また、請求項5記載の発明は、所定時間の経過毎に、前記補正データ格納手段に格納された補正データを更新するようにしたことを特徴とする。請求項5記載の発明によれば、補正データ格納手段に格納された補正データは所定時間の経過毎に更新されるので、使用時には常に補正済みの信号（画像データ）を得ることができる。

【0016】

【発明の実施の形態】以下、本発明を図示の実施形態例に基づいて説明する。なお、既に説明した部分には同一符号を付し、重複記載を省略する。

【0017】（1）第1実施形態例

図1は本実施形態例の撮像装置S1のシステム構成図である。図1に示すように、撮像装置S1は、前記撮像装置S0（従来例、図8参照）に、撮像素子100を構成する各トランジスタの入出力特性のバラツキに対して補正を施すためのデータを演算する画像処理装置1と、該画像処理装置1により得られた補正用データを記憶するメモリ2と、X線管装置4に高電圧を印加する高電圧発生部5と、前記画像処理装置1、高電圧発生部5、シフトレジスタ105、A/D変換器118を制御する制御回路6とを追加したものである。

【0018】ここで、以下の説明において使用する各種記号の意味を定義する。

Vin；光電変換素子101の出力であり、図4における信号線Aの値である。

【0019】Vout；光電変換素子101の出力を増幅トランジスタ102で増幅した出力であり、信号線108の値である（図4参照）。

Vin'；Voutの値を補正テーブルに基づいて補正した後の値であり、各実施形態例では前記Vinと等しい値とする（図1、図5参照）。但し、変形例としてVinとVin'とを異なる値としてもよい。

【0020】VGND；光電変換素子101に印加される所定のリセット電圧であり、リセット電圧線113の値である（図2、図3参照）。

VGND1；光電変換素子101に印加される所定のリセッ

ト電圧であり、リセット電圧線113の値である(図7参照)。

【0021】VGND2; 光電変換素子101に印加される所定のリセット電圧であり、リセット電圧線113の値である。VGND1より高い電圧である(VGND2>VGND1)、(図7参照)。

Vd; VGNDの電圧が信号線A(図4参照)に印加されたときのVoutの値であり、信号線108の電圧である(図2, 図5参照)。

【0022】Vd1; VGND1の電圧が信号線Aに印加されたときのVoutの値であり、信号線108の電圧である(図5, 図7参照)。

Vd2; VGND2の電圧が信号線Aに印加されたときのVoutの値であり、信号線108の電圧である(図5, 図7参照)。

【0023】次に本実施形態例の動作を、図1～図5を参照しつつ説明する。

① 先ず、第1番目の単位セルC1(図9参照)の入出力特性を補正する補正係数の確定およびその確定した補正係数の補正テーブル(メモリ2)への格納について説明する。

【0024】図2に示すように、撮像装置S1への入射光を遮断した状態(X線を曝射しない状態、図1)で(ステップS1)、1本目のリセット電圧線113(図4)を所定のリセット電圧VGND(0V以外の値)に設定する(ステップS2)。そして、リセットトランジスタ104(図4)をオン状態にすることにより光電変換素子101の出力端の電圧をリセット電圧VGND(図5(A))にする(ステップS3)。

【0025】すると、第1番目の単位セルC1(図1)の増幅トランジスタ102がオンになり、該増幅トランジスタ102の固有のしきい値に対応した電圧(固有電圧)が該増幅トランジスタ102のソース、即ち、垂直

$$V_{in'} = [(V_{out} - V_d) / K] + VGND \quad \dots (1)$$

ここで上式(1)の求め方を説明する。補正係数の測定を前記図2に示したフローチャートに沿って行う。これにより各画素(単位セル)毎に電圧Vdの値を求める。また、VGNDの値は電圧Vdを求める際の印加リセット電圧なので既知である。更に、本実施形態例では傾きKが一定の係数として予め定められている。即ち、上式(1)におけるVd, VGND, Kはいずれも判明している。これらVd, VGND, Kの値を(1)式に適用すると、(1)式はVin'とVoutを変数とする式となる。

【0031】次にX線の曝射を行いX線像の撮影を行う。このとき得られるVout(信号線108に現れる電圧)を(1)式に代入する。これにより、Vd, VGND, K, Voutの値は全て判明するので、補正画素値Vin'を求めることができる。即ち、図5(A)に示す特性を有する撮像素子100を備えた撮像装置S1の補正テーブルが完成する。

信号線108に現れる。このとき、マルチプレクサ110(図1)が読み取った電圧値をVd(図5(A))とする(ステップS4)。

【0026】この電圧VdをA/D変換器118を介して画像処理装置1に取り込み、該画像処理装置1が電圧Vdを補正係数として補正テーブル(メモリ2)の第1番目の単位セルC1に対応したアドレス(画素に対応したアドレス)に格納する(ステップS5)。以上のステップS1～S5を順次単位セルC1, C2, C3～Cnに繰り返し、撮像装置S1の補正テーブルを完成させる(ステップS6)。この補正テーブルをグラフ化したのが図5(A)であって、各単位セル毎に図5(A)に示すグラフ(補正テーブル)を、補正係数としてメモリ2に格納する。

【0027】②ところで、トランジスタの入出力特性の変化(初期特性に対して変化した現在の特性)では、各種の態様が考えられる。例えば、図5(A)に示すように、[直線であって、入出力特性の傾きKは等しいが、縦軸の切片が変化する場合があります]がある。初期特性はD11である。

【0028】この場合は、1個の単位セルにおいて、リセット電圧線113の或る電圧(VGND)に対する信号線108の出力Vdが分かれば、当該単位セルに対する補正テーブル(入出力特性図)を作成することが可能である。即ち、当該単位セルに対する入出力特性図(例えば、図5(A))を描くことが可能である。

【0029】いま、図4, 図5(A)に示すように、リセット電圧線113の電圧VGNDに対する或る単位セルの現在値を電圧Vdとする。このとき、この単位セルの出力Voutと補正後の画像信号(入力信号)Vin'と傾きKとの間には次の関係がある。

【0030】

【数1】

$$V_{in'} = [(V_{out} - V_d) / K] + VGND \quad \dots (1)$$

【0032】(2)第2実施形態例

ところで、トランジスタの入出力特性として、例えば、図5(B)に示すように、[直線であって、傾きKと縦軸の切片との双方が変化する場合があります]がある。

【0033】本実施形態例はかかる場合の補正テーブルの作成である。本実施形態例と前記第1実施形態例とのハード上の構成の相違点は、図6に示すように、第1実施形態例にリセットトランジスタ104(図4参照)のソース電圧を任意に設定することができる可変電圧源3を追加した点である。

【0034】次に本実施形態例の動作を説明する。図3(B), 図6, 図7に示すように、撮像装置S1への入射光を遮断した状態(X線を曝射しない状態)で(ステップS11)、1本目のリセット電圧線113を可変電圧源3によりリセット電圧VGND1に設定する(ステップS12)。そして、リセットトランジスタ104をオン

状態にすることにより光電変換素子101の出力端の電圧をリセット電圧VGND1(図5(B)参照)にする(ステップS13)。

【0035】すると、第1番目の単位セルC1の増幅トランジスタ102がオンになり、該増幅トランジスタ102の固有のしきい値に対応した電圧(固有電圧)が該増幅トランジスタ102のソース、即ち、垂直信号線108に現れる。このときマルチプレクサ110(図9参照)が読み取った電圧値をVd1(図5(B)参照)とする(ステップS14)。この電圧Vd1をA/D変換器118を介して画像処理装置1に取り込み、該画像処理装置1が電圧Vd1を補正係数として補正テーブル(メモリ2)の第1番目の単位セルC1に対応したアドレス(画素に対応したアドレス)に格納する(ステップS5)。

【0036】以上のステップS11～S15を順次単位セルC1, C2, C3～Cnに繰り返し全画素(単位セル)について終了させる(ステップS16)。

ステップS16; YESでVGND1における全画素の補正係数のアドレス格納が終了した場合には、ステップS17に移行する。

【0037】ステップS17において、1本目のリセット電圧線113を可変電圧源3によりリセット電圧VGND2に設定する。そして、リセットトランジスタ104をオン状態にすることにより光電変換素子101の出力端

$$V_{in'} = [(V_{out} - V_{d1}) \cdot (VGND2 - VGND1) / (V_{d2} - V_{d1})] + VGND1 \quad \dots (2)$$

(3) 第3実施形態例

更に、例えば図5(C)に示すように、[初期特性は直線であっても、現在の入出力特性が曲線を示す場合]がある。この場合、入出力特性を格納するのに必要な数の補正テーブルを確保し、複数のポイントP1, P2, P3～Pnにおける現在値を求め補正後の入出力曲線を計算する。

【0040】以上の各実施形態例によれば、しきい値電圧の時間的変化が大きいTFTを用いても、補正テーブルを修正することにより、より正確な補正画像を得ることが可能になる。よって、ガラス基板やプラスチック基板上のTFTを用いることにより、1辺が十数～数十cmの2次元検出器の実現が可能になり、MOSセンサより大型の受光部を持つ検出器を構成することも十分可能となる。また、可視光検出器の前面にX線を可視光に変換する蛍光体を設けたり、X線の直接変換素子を用いて検出器を構成することにより、X線撮像装置としても利用できる。この場合は、作業者への余分な被爆を避けることができる。特に、必要に応じて補正テーブルを修正することにより、より正確な画像信号を検出することが可能になる。

【0041】なお、前記各実施形態例では、Vd, Vd1, Vd2をテーブルに補正係数として記憶する場合を説明したが、このVd, Vd1, Vd2から演算により補正係

の電圧をリセット電圧VGND2(図5(B)参照)にする(ステップS18)。すると、第1番目の単位セルC1の増幅トランジスタ102がオンになり、該増幅トランジスタ102の固有のしきい値に対応した電圧(固有電圧)が該増幅トランジスタ102のソース、即ち、垂直信号線108に現れる。このときマルチプレクサ110(図9参照)が読み取った電圧値をVd2(図5(B)参照)とする(ステップS19)。

【0038】この電圧Vd2をA/D変換器118を介して画像処理装置1に取り込み、該画像処理装置1が電圧Vd2を補正係数として補正テーブル(メモリ2)の第1番目の単位セルC1に対応したアドレス(画素に対応したアドレス)に格納する(ステップS20)。以上のステップS17～S20を順次単位セルC1, C2, C3～Cnに繰り返し全画素(単位セル)について終了させる(ステップS21)。この補正テーブルをグラフ化した例が図5(B)であって、各単位セル毎に図5

(B)に示すグラフ(補正テーブル)を、補正係数としてメモリ2に格納する。

【0039】本実施形態例の単位セルの出力Voutに対する補正した画像信号Vin'は、次のようにして求められる。

【数2】

数を求め、他の係数に置き換えて記憶する構成としてもよい。例えば、前記式(2)において、Vd2の代りに $k = (VGND2 - VGND1) / (V_{d2} - V_{d1})$ として、該kをテーブルに記憶させることにより補正時の演算を簡単にすることができる。この場合は前記(2)は次式のようになる。

$$【0042】 V_{in'} = [(V_{out} - V_{d1}) \cdot k] + V$$

また、撮像装置を医療用X線診断装置に使用する場合には、光電変換素子101(図9参照)として、a-Si(アモルファス・シリコン)を用いたフォトダイオードやa-Se(アモルファス・セレン)を用いたX線を電荷に直接変換する素子を用いればよい。

【0043】更に、補正テーブルの修正タイミングとしては、次の場合がある。

①撮像装置の電源を入れた際に、補正テーブルの修正を1回行う。

②一定時間毎に補正テーブルの修正を行う。但し、撮像操作を行っている場合には、修正動作は行わない。この制御を行うために、特別に光を照射する必要がある場合(X線撮像装置として利用する場合など)には、光(X線)の発生信号に基づいて補正動作を停止させ、特に光の照射が行われない場合には撮像開始の信号に基づいて補正動作を停止する必要がある。

【0044】③使用者が、手動で撮像の実行または補正

テーブルの作成を切り替えることができるようにしてもよい。

④入出力特性の時間的変化が大きく、補正データを補正テーブルから連続読み出しを行う場合には、強制的に読み出し動作の合間に補正データの修正を行う必要がある。例えば、交互に撮像と補正の動作を行ったり、読み出し動作数回につき1回補正データの修正を行う。

【0045】

【発明の効果】以上説明したように各請求項記載の発明によれば、光電変換素子の信号出力端に電圧を印加して各単位セル毎の補正係数を求め、該補正係数をメモリに格納するようにしているので、光電変換素子に基準光を照射しないでも、補正テーブルを作成することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態例のブロック図である。

【図2】同第1実施形態例における補正テーブル作成のフローチャートである。

【図3】本発明の各実施形態例における各種タイムチャートであって、(A)は補正モード1、(B)は補正モード2、(C)は撮影モードである。

【図4】同第1実施形態例における単位セルの動作を説明する図である。

【図5】本発明の各実施形態例におけるリセット電圧線からの印加電圧に対する補正データ出力の関係を示すグラフであって、(A)は第1実施形態例のグラフが平行移動する場合、(B)は第2実施形態例のグラフの傾きが変化する場合、(C)は第3実施形態例のグラフが特殊な変化をする場合である。

【図6】同第2実施形態例のブロック図である。

【図7】同第2実施形態例のフローチャートである。

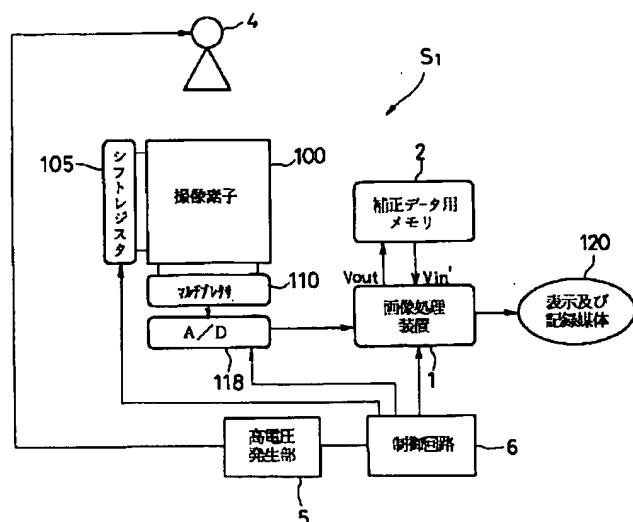
【図8】従来の撮像装置のブロック図である。

【図9】従来の撮像装置における撮像素子の回路図である

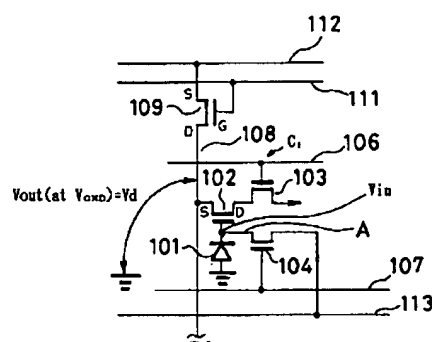
【符号の説明】

- 1 画像処理装置
- 2 補正データ用画像メモリ
- 3 可変電圧源
- 4 X線管装置
- 5 高電圧発生部
- 6 制御回路
- 100 撮像素子
- 101 光電変換素子
- 102 増幅トランジスタ
- 103 垂直選択トランジスタ
- 104 リセットトランジスタ
- 105 垂直シフトレジスタ
- 106 垂直選択線
- 107 リセット線
- 108 垂直信号線
- 109 負荷トランジスタ
- 110 マルチプレクサ
- 111 負荷トランジスタのゲート線
- 112 負荷トランジスタのソース線
- 113 リセット電圧線
- 114 画像信号出力端子
- 120 表示及び記録媒体

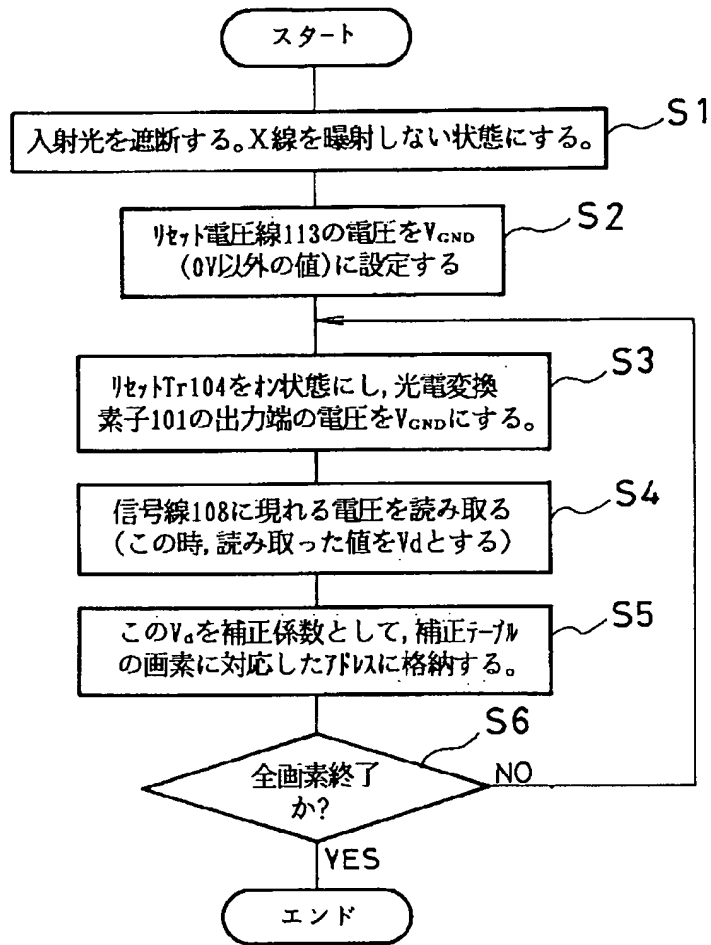
【図1】



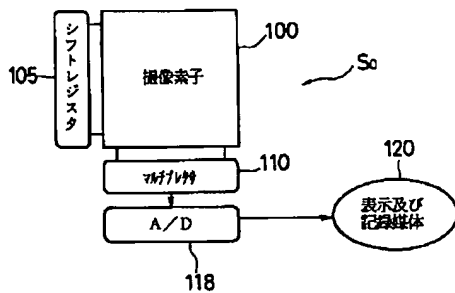
【図4】



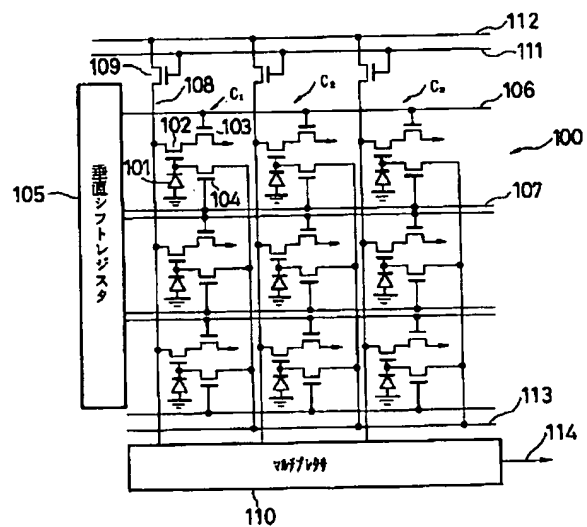
【図2】



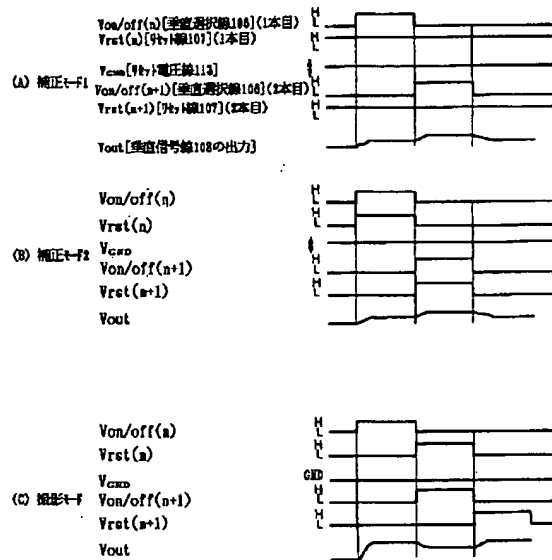
【図8】



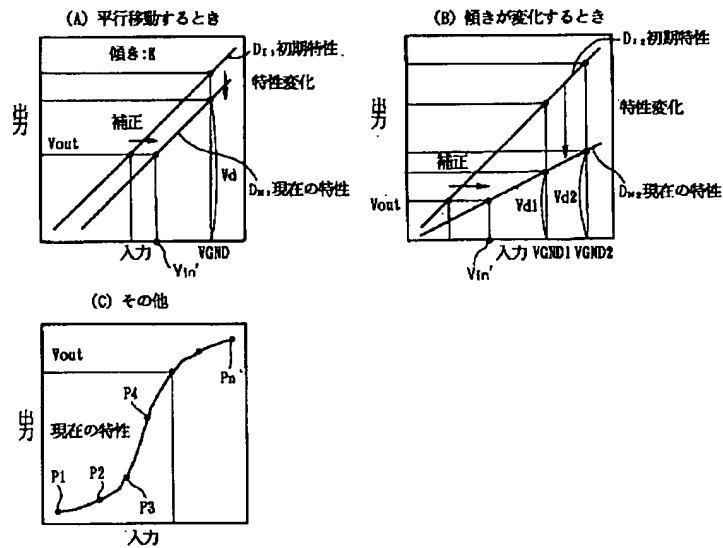
【図9】



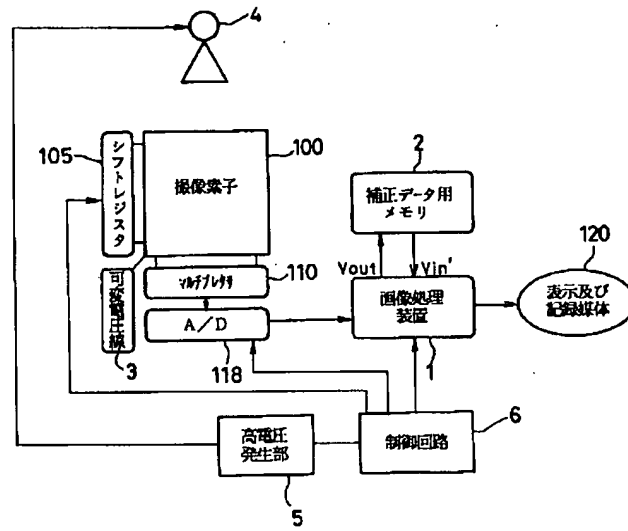
【図 3】



【図 5】



【図6】



【図7】

